

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年 6 月 23 日 (23.06.2005)

PCT

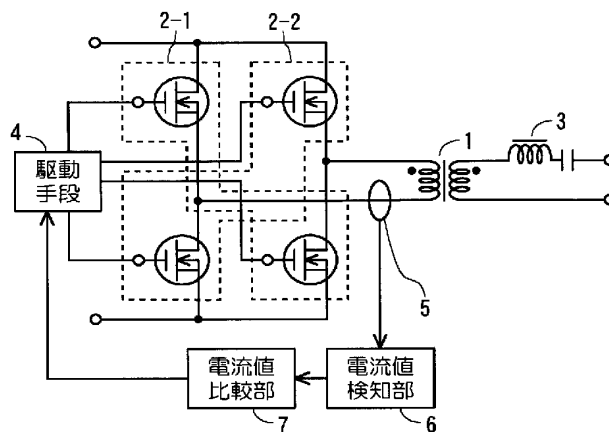
(10) 国際公開番号
WO 2005/057768 A1

- (51) 国際特許分類: H02M 3/28 1078556 東京都港区南青山二丁目 1 番 1 号 Tokyo (JP).
- (21) 国際出願番号: PCT/JP2004/017371 (72) 発明者; および
- (22) 国際出願日: 2004 年 11 月 24 日 (24.11.2004) (75) 発明者/出願人 (米国についてのみ): 江口 博之 (EGUCHI, Hiroyuki) [JP/JP]; 〒3510193 埼玉県和光市中央一丁目 4 番 1 号 株式会社本田技術研究所内 Saitama (JP). 清水 元寿 (SHIMIZU, Motohiro) [JP/JP]; 〒3510193 埼玉県和光市中央一丁目 4 番 1 号 株式会社本田技術研究所内 Saitama (JP).
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2003-413162
2003 年 12 月 11 日 (11.12.2003) JP (74) 代理人: 田中 香樹, 外 (TANAKA, Koju et al.); 〒1600023 東京都新宿区西新宿三丁目 3 番 2 3 号 ファミール西新宿 403 号 Tokyo (JP).
- (71) 出願人 (米国を除く全ての指定国について): 本田技研工業株式会社 (HONDA MOTOR CO., LTD.) [JP/JP]; (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR,

[続葉有]

(54) Title: DC/DC CONVERTER

(54) 発明の名称: D C-D C コンバータ



4... DRIVING MEANS
7... CURRENT VALUE COMPARING PART
6... CURRENT VALUE DETERMINING PART

(57) Abstract: A DC/DC converter wherein the fear of a degradation of transformation efficiency caused by the saturation of a voltage transformer is eliminated, the size of the voltage transformer can be reduced, and the switching loss can be suppressed to enhance the transformation efficiency. An LC resonance circuit (3) is inserted on the secondary side of a transformer (1). Driving means (4) alternately turns on and off a pair of switching means (2-1,2-2), thereby causing the transformer (1) to generate an output on the secondary side thereof. A combination of a current detection current transformer (5), a current value determining part (6) and a current value comparing part (7) determines, in each half cycle, a difference in value between current resonance currents of the LC resonance circuit (3). In accordance with the determination result, the driving means (4) automatically adjusts the on-duty of the switching means (2-1,2-2) such that the resonance current exhibits the same value every half cycle.

(57) 要約: 電圧変換用トランスの飽和による変換効率の低下の恐れをなくして電圧変換用トランスの小型化を可能にすると共に、スイッチング損失を抑制して変換効率を高めることが可能な D C-D C コンバータを提供すること。トランス 1 の二次側には L C 共振回

[続葉有]



WO 2005/057768 A1



BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG,

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

路3が挿入されている。駆動手段4で一對のスイッチング手段2-1, 2-2を交互にオン・オフすると、トランス1を介して二次側に出力が得られる。電流検出用変流器5と電流値検知部6と電流値比較部7は、LC共振回路3の作動による共振電流の値の半サイクル毎の差異を検出する。この検出結果に応じて、駆動手段4は半サイクル毎の共振電流値が揃うようにスイッチング手段2-1, 2-2のオン・デューティを自動調整する。

明 細 書

DC-DCコンバータ

技術分野

- [0001] 本発明は、DC-DCコンバータに関し、特に、電圧変換用のトランスの磁気飽和を抑制し、トランスの小型化を図ると共に、スイッチング損失を抑制して変換効率を高めることができるDC-DCコンバータに関する。

背景技術

- [0002] 電流共振方式のDC-DCコンバータは、スイッチング手段に直列に接続された共振回路を備え、スイッチング手段を共振回路の共振周波数でオン・オフ駆動する。図4は、DC-DCコンバータの原理を示す図である。トランス1の1次側には、例えば4つのスイッチング素子のブリッジ接続構成からなる一対のスイッチング手段2-1, 2-2が設けられ、2次側には共振回路3が設けられる。共振回路3は、共振用チョーク(リアクトル)と共振用コンデンサからなる。なお、2次側には、さらに整流、平滑手段が設けられるが図示していない。
- [0003] 駆動手段4により一対のスイッチング手段2-1, 2-2を共振回路3の共振周波数で交互にオン・オフ駆動すると、そのオン・オフ駆動周波数に従った周波数でトランス1を介して昇圧あるいは降圧が行われる。
- [0004] このときの共振回路3の共振周波数 f は、共振回路3におけるチョークのインダクタンスを L とし、コンデンサのキャパシタンスを C とすると、 $f=1/2\pi\sqrt{LC}$ で表され、例えば $L=130\mu\text{H}$ 、 $C=0.47\mu\text{F}$ であると、 $f\approx 20.4\text{KHz}$ となる。
- [0005] 実際上では、DC-DCコンバータの共振回路3を構成するチョークやコンデンサなどの素子は、素子定数(インダクタンス、キャパシタンス)にバラツキがあり、また、素子定数は経年変化し、さらに温度特性に従って周囲温度に応じて変化する。このバラツキや変化に伴って一対のスイッチング手段2-1, 2-2のオン・オフ駆動周波数と共振回路3の共振周波数とにずれが生じると、スイッチング損失が大きくなり、十分な性能を得ることができなくなる。
- [0006] 下記特許文献1には、入力電圧および出力電流に基づきスイッチング手段に共振

電流が流れている時間を算出し、スイッチング手段のオン時点からの経過時間が、算出された時間になった時点でスイッチング手段をオフに切り替えることにより、スイッチング手段の駆動周波数と共振回路の共振周波数とのずれをなくすことが提案されている。

特許文献1:特開2002-58240号公報

発明の開示

発明が解決しようとする課題

- [0007] 上記特許文献1によれば、スイッチング手段の駆動周波数と共振回路の共振周波数とのずれをなくすことができる。しかしながら、DC-DCコンバータは、図4に示したように、半導体スイッチング素子からなる一対のスイッチング手段を交互にオン・オフ駆動するブリッジ型あるいはハーフブリッジ型として構成されるのが一般的であり、そのようなDC-DCコンバータでは、半導体スイッチング素子のバラツキや回路配線の取り回しによるインダクタンスなどに起因して共振電流の値に半サイクル毎の差異が発生する場合がある。
- [0008] 図5は、一対のスイッチング手段2-1, 2-2を交互にオン・オフ駆動したときに流れる電流の波形図であり、同図(a)は、スイッチング手段2-1のオン時に流れる電流の値(電流値1)とスイッチング手段2-2のオン時に流れる電流の値(電流値2)とが等しい場合、同図(b)は、電流値1が電流値2より小さい場合、同図(c)は、電流値1が電流値より大きい場合である。
- [0009] 共振電流の値に半サイクル毎の差異が発生すると、その差異による直流オフセットにより電圧変換用トランスに飽和が起こり、変換効率が低下することがある。この直流オフセットに起因した変換効率の低下の恐れをなくするためにはトランスを大型化してその容量を大きくする必要がある。
- [0010] また、共振電流の直流オフセットにより、共振電流の零クロス点に極めて近い時点にスイッチング手段のスイッチングタイミングを維持することが難しくなり、スイッチング損失の増大を避けることが難しい。
- [0011] 本発明の目的は、上記課題を解決し、電圧変換用トランスの飽和による変換効率の低下の恐れをなくすとともに、電圧変換用トランスの小型化を可能にし、かつスイッ

チング手段のスイッチングタイミングを共振電流の零クロス点付近に維持してスイッチング損失を抑制することが可能なDC-DCコンバータを提供することにある。

課題を解決するための手段

- [0012] 上記課題を解決するため、本発明は、1次側端子と、2次側端子と、1次側巻線および2次側巻線を有し電圧変換比を決定するトランスと、前記1次側端子と前記1次側巻線との間に挿入された一対のスイッチング手段と、前記一対のスイッチング手段に直列に接続された共振用リアクトルおよびこの共振用リアクトルと共振する共振用コンデンサからなるLC共振回路と、前記一対のスイッチング手段を交互にオン・オフさせる駆動手段とを備えたDC-DCコンバータにおいて、前記LC共振回路の作動による共振電流を検出する共振電流検出手段と、前記共振電流検出手段の検出出力を前記駆動手段へフィードバックする手段とを設け、前記駆動手段は、前記共振電流検出手段の検出出力に基づいて、前記一対のスイッチング手段オン時の共振電流が相互にほぼ等しくなるようにオン時間を補正して前記一対のスイッチング手段を駆動する点に第1の特徴がある。
- [0013] また、本発明は、前記共振電流検出手段を前記トランスの1次側に設けた点に第2の特徴がある。
- [0014] また、本発明は、低圧側端子と、高圧側端子と、低圧側巻線および高圧側巻線を有し電圧変換比を決定するトランスと、前記低圧側端子と前記低圧側巻線との間に挿入された低圧側の一対のスイッチング手段と、前記高圧側端子と前記高圧側巻線との間に挿入された高圧側の一対のスイッチング手段と、前記低圧側の一対のスイッチング手段の各スイッチング素子に並列接続された低圧側整流素子と、前記高圧側の一対のスイッチング手段の各スイッチング素子に並列接続された高圧側整流素子と、前記低圧側の一対のスイッチング手段のスイッチング素子および前記高圧側の一対のスイッチング手段のスイッチング素子をオン・オフ駆動する駆動手段とを備えた双方向のDC-DCコンバータにおいて、前記高圧側巻線と前記高圧側の一対のスイッチング手段との間もしくは前記低圧側巻線と前記低圧側の一対のスイッチング手段との間にLC共振回路を設けると共に、前記LC共振回路の作動による共振電流を検出する共振電流検出手段と、前記共振電流検出手段の検出出力を前記駆動手

段へフィードバックする手段とを設け、前記駆動手段は、前記共振電流検出手段の検出出力に基づいて、前記低圧側の一对のスイッチング手段あるいは前記高圧側の一对のスイッチング手段オン時の共振電流の値が相互にほぼ等しくなるようにオン時間を補正して前記低圧側の一对のスイッチング手段あるいは前記高圧側の一对のスイッチング手段を駆動する点に第3の特徴がある。

[0015] また、本発明は、前記LC共振回路を前記高圧側巻線と前記高圧側の一对のスイッチング手段との間に設けた点に第4の特徴がある。

[0016] さらに、本発明は、前記低圧側の一对のスイッチング手段および前記高圧側の一对のスイッチング手段はいずれも、4つのスイッチング素子をブリッジ接続して構成される点に第5の特徴がある。

発明の効果

[0017] 本発明の第1の特徴によれば、一对のスイッチング手段に流れる共振電流の値を常にほぼ同じに揃えることができるので、直流オフセットが発生するのを防ぐことができる。この結果、電圧変換用トランスが飽和する恐れをなくすることができるので、小型のトランスで効率のよい変換を行うことができる。また、スイッチング手段のスイッチングタイミングを共振電流の零クロス点付近に維持することが可能となるため、スイッチング損失を抑制することが可能になる。さらに、半導体スイッチング素子の素子定数に製造段階でバラツキがあったり、DC-DCコンバータへの組み込み後にその素子定数に経年変化や周囲温度に応じた変化などがあっても、一对のスイッチング手段に流れる共振電流の値はほぼ同じに自動調整されるので、回路や素子の設計が容易になる。

[0018] また、第2の特徴によれば、共振電流検出手段と駆動手段との電圧基準ラインを共通にできるので、共振電流検出手段と駆動手段との間の絶縁が不要になる。

[0019] また、第3の特徴によれば、低圧側スイッチング手段と高圧側スイッチング手段を同一の駆動タイミングで動作させることにより、双方向で電力を融通し合う変換が可能になり、その場合の直流オフセットに起因する変換効率の低下の恐れをなくすることができる。また、スイッチング手段のスイッチングによる電流波形がLC共振回路で正弦波状にされるので、共振電流の零クロス点付近にスイッチング素子のオフタイミングを設

定することが可能になる。したがって、零クロス点付近でのスイッチングが可能になり、スイッチング損失を大幅に抑制することが可能になる。

[0020] また、第4の特徴によれば、LC共振回路が設けられる高圧側は、電流値が小さいので、LC共振回路での損失を抑制することができる。

[0021] さらに、第5の特徴によれば、高圧側および低圧側のスイッチング手段および整流素子は、いわゆるブリッジ型の単相インバータを構成するので、トランスの構造を簡素化することができる。また、トランスの伝送遅れなどに伴ってスイッチング素子の短絡防止デッドタイムを大きくとったり、スイッチング素子の駆動時間を短くしたりする必要がないため、変換効率を高めることが可能になる。

図面の簡単な説明

[0022] [図1]本発明に係るDC-DCコンバータの原理を示す回路図である。

[図2]本発明に係るDC-DCコンバータの実施形態を示す具体回路図である。

[図3]本発明の適用例を示す回路図である。

[図4]DC-DCコンバータの原理を示す図である。

[図5]DC-DCコンバータの動作を示す電流波形図である。

符号の説明

[0023] 1・・・トランス、1-1・・・低圧側巻線、1-2・・・高圧側巻線、2-1, 2-2, 10-1, 10-2・・・スイッチング手段、3・・・LC共振回路、4・・・駆動手段(制御回路)、5・・・共振電流検出用変流器、6・・・電流値検知部、7・・・電流値比較部、8-1, 8-2・・・低圧側端子、9-1, 9-2・・・高圧側端子、11, 12・・・平滑コンデンサ、13・・・発電機、14・・・バッテリー、15・・・駆動用インバータ(整流回路)、16・・・レギュレータ、17・・・インバータ、100・・・双方向DC-DCコンバータ

発明を実施するための最良の形態

[0024] 以下、図面を参照して本発明を説明する。図1は、本発明に係るDC-DCコンバータの原理を示す回路図である。以下では図4と同一あるいは同等部分は同一符号で示す。図1が図4と異なるのは、共振回路3の作動による共振電流を検出する共振電流検出手段を備え、これにより検出された共振電流の値を駆動手段4にフィードバックする点である。共振電流検出手段は、例えばトランス1の一次側の共振電流が流れ

るラインに対して配置された共振電流検出用変流器5、検出された共振電流の値を検知する電流値検知部6および検知された共振電流値を閾値と比較し、その結果を駆動手段4にフィードバックする電流値比較部7で構成される。

[0025] 次に、図1の動作を説明する。駆動手段4は、まず、共振回路3の回路素子の素子定数に基づいて設定された共振周波数で一對のスイッチング手段2-1, 2-2を交互にオン・オフ駆動する。これによりトランス1の1次側から2次側へのDC-DC変換が行われる。

[0026] 共振電流検出用変流器5はトランス1の1次側巻線に流れる共振電流を検出し、電流値検知部6は共振電流検出用変流器5で検出された共振電流の半サイクル毎の値を検知し、電流値比較部7は検知された半サイクル毎の共振電流値を一定閾値と比較する。電流値比較部7での比較結果は駆動手段4にフィードバックされる。

[0027] 駆動手段4は、電流値比較部7での比較結果に基づいて一對のスイッチング手段2-1, 2-2を交互にオン・オフ駆動する。例えば、図5(a)のようにスイッチング手段2-1のオン時に流れる電流の値(電流値1)とスイッチング手段2-2のオン時に流れる電流の値(電流値2)とが等しい場合にはそのままのオン・オフ駆動とするが、図5(b)のように電流値1が電流値2より小さい場合にはスイッチング手段2-1のオン・デューティを増加させ、スイッチング手段2-2のオン・デューティを減少させる。また、同図(c)のように電流値1が電流値2より大きい場合にはスイッチング手段2-1のオン・デューティを減少させ、スイッチング手段2-2のオン・デューティを増加させる。

[0028] これにより、一對のスイッチング手段2-1, 2-2が交互にオンした時に流れる電流の値はほぼ等しくなるように自動調整される。したがって、スイッチング手段2-1, 2-2を構成するスイッチング素子の素子定数に製造段階でバラツキがあったり、DC-DCコンバータへの組み込み後にその素子定数に経年変化や周囲温度に応じた変化が生じたりしても共振電流の半サイクル毎の差異は抑制される。

[0029] 図2は、本発明に係るDC-DCコンバータの実施形態を示す具体回路図である。本実施形態は、低圧側端子8-1、8-2に接続される直流電源と高圧側端子9-1、9-2に接続される直流電源との間でトランス1を介して双方向に電力を融通し合う双方向DC-DCコンバータとして構成した例である。以下では、低圧側端子8-1、8-2側

を一次側、高圧側端子9-1、9-2側を二次側と呼ぶことがある。

- [0030] トランス1は、一次側の低圧側巻線1-1と二次側の高圧側巻線1-2を含む。この双方向DC-DCコンバータの昇圧比は、低圧側巻線1-1と高圧側巻線1-2の巻線比により決定される。低圧側の一对のスイッチング手段2-1、2-2は、低圧側端子8-1、8-2と低圧側巻線1-1との間に挿入され、高圧側の一对のスイッチング手段10-1、10-2は、高圧側端子9-1、9-2と高圧側巻線1-2との間に挿入される。
- [0031] 一对のスイッチング手段2-1、2-2はFETなどの4つのスイッチング素子(以下、FETと記す。)をブリッジ接続して構成することができ、一对のスイッチング手段10-1、10-2も4つのFETをブリッジ接続して構成することができる。
- [0032] スwitchング手段2-1、2-2、10-1、10-2を構成するFETのそれぞれには、ダイオードなどの整流素子が並列接続される。これらの整流素子は、FETの寄生ダイオードでよく、別途接続した接合ダイオードでもよい。並列接続された整流素子を合わせれば、一对のスイッチング手段2-1、2-2および一对のスイッチング手段10-1、10-2はそれぞれ、スイッチング・整流部と考えることができる。
- [0033] 高圧側端子9-1、9-2と高圧側巻線1-2との間にはLC共振回路3が挿入される。スイッチング手段2-1、2-2、10-1、10-2のFETは、CPUなどからなる制御回路4によりオン・オフ駆動される。なお、低圧側端子8-1、8-2間、および高圧側端子9-1、9-2間に接続されているコンデンサ11、12は、出力平滑用コンデンサである。
- [0034] トランス1の低圧側巻線1-1と一对のスイッチング手段2-1、2-2との間に共振電流検出用変流器5が挿入され、これによる検出出力は電流値検知部6に与えられて電流値が検知され、さらに検知された電流値が電流値比較部7に与えられて一定閾値と比較される。
- [0035] CPUなどからなる制御回路4は、電流値比較部7での比較結果に応じて低圧側の一对のスイッチング手段2-1、2-2のFETや高圧側の一对のスイッチング手段10-1、10-2のFETをオン・オフ駆動する。なお、電流値検知部6や電流値比較部7は、制御回路4の一部としてソフトウェアで構成することもでき、電流値は、例えば共振電流波形のピーク位置などの特定位置での大きさを判断することにより検知できる。
- [0036] 図2の動作の概略を説明する。まず、一次側(図の左側)から二次側(図の右側)へ

電力を供給する場合、低圧側の一对のスイッチング手段2-1, 2-2を交互にオン・オフさせる。このオン・オフに伴う電流がトランス1の低圧側巻線1-1に流れる。

[0037] 高圧側巻線1-2に誘起された電流は、LC共振回路3を通して高圧側の一对のスイッチング手段10-1, 10-2に輸入され、そのFETに並列接続された整流素子により整流され、平滑コンデンサ12で平滑されて出力される。このとき一次側および二次側に流れる電流は、LC共振回路3の存在により正弦波状になる。

[0038] また、電流検出用変流器5と電流値検知部6と電流値比較部7を通してのフィードバック機能で、スイッチング手段2-1, 2-2が交互にオンしたときに流れる半サイクル毎の電流値が互いに同じ値になるように自動調整される。

[0039] 以上は、一次側から二次側へ電力を供給する場合の動作であるが、二次側から一次側へ電力を供給する場合も同様である。また、一次側と二次側とを完全同期で、すなわち一次側と二次側とを同一駆動信号で駆動して相互に自動的に電力をやり取りさせる場合も同様である。この場合には、トランス巻線比による一次側と二次側の相対電圧差で電力のやり取りが行われる。

[0040] 図3は、本発明の適用例を示す回路図である。本例は、発電機13を含む直流電源とバッテリー14で電力を融通し合って負荷に電力を供給するシステムに、図2の双方向DC-DCコンバータを適用した例である。発電機13は、例えばエンジン駆動式の3相の多極磁石発電機である。

[0041] 本適用例においても、電流検出用変流器5と電流値検知部6と電流値比較部7を通してのフィードバック機能で、一对のスイッチング手段が交互にオンしたときに流れる半サイクル毎の電流値が互いに同じ値になるように自動調整される。まず、エンジンの始動時には、双方向DC-DCコンバータ100の低圧側の一对のスイッチング手段を交互にオンし、これにより昇圧したバッテリー14のDC電圧を駆動用インバータ(整流回路)15に印加する。駆動用インバータ15は、印加されたDC電圧を3相のAC電圧に変換して発電機13に印加し、これをエンジン始動用電動機として起動する。

[0042] エンジンが始動すると、発電機13はエンジンにより駆動され、駆動用インバータ15のスイッチング動作は停止される。発電機13の出力は、整流回路(駆動用インバータ)15で整流され、レギュレータ16で調整され、さらにインバータ17で所定周波数の交

流電力に変換されて負荷へ供給される。

- [0043] バッテリ14の電圧が低下した時、双方向DC-DCコンバータ100の高圧側の一对のスイッチング手段を交互にオンすれば、整流回路15の出力を双方向DC-DCコンバータ100により降圧し、降圧した電圧でバッテリ14を充電することができる。
- [0044] 発電機13がエンジンで駆動されているときに、双方向DC-DCコンバータ100の低圧側の一对のスイッチング手段と高圧側の一对のスイッチング手段とを完全同期で駆動することもできる。このようにすれば、整流回路(駆動用インバータ)15側とバッテリ14側とでトランス巻線比による一次側と二次側の相対電圧差に従い自動的に電力のやり取りを行わせることができる。
- [0045] なお、本適用例は、エンジン駆動式発電機からなる直流電源とバッテリ間で電力を融通し合う例であるが、これに限らず、バッテリ、通常の発電機、太陽光発電、風力発電、燃料電池などの適宜の直流電源系で電力を融通し合う場合にも適用でき、例えば、ハイブリッド車両などでの走行電力系と保安電装系とで電力のやり取りを行わせる場合にも適用できる。
- [0046] 以上、実施形態について説明したが、本発明は、種々に変形可能である。例えば、共振電流検出用変流器に代えて抵抗を共振電流が流れるラインに挿入することによっても共振電流を検出することができる。また、電流検出用の変流器や抵抗などは一次側に代えて二次側に設けることもでき、LC共振回路も二次側ではなく一次側に設けることもできる。

請求の範囲

- [1] 1次側端子と、2次側端子と、1次側巻線および2次側巻線を有し電圧変換比を決定するトランスと、前記1次側端子と前記1次側巻線との間に挿入された一対のスイッチング手段と、前記一対のスイッチング手段に直列に接続された共振用リアクトルおよびこの共振用リアクトルと共振する共振用コンデンサからなるLC共振回路と、前記一対のスイッチング手段を交互にオン・オフさせる駆動手段とを備えたDC-DCコンバータにおいて、

前記LC共振回路の作動による共振電流を検出する共振電流検出手段と、前記共振電流検出手段の検出出力を前記駆動手段へフィードバックする手段とを設け、

前記駆動手段は、前記共振電流検出手段の検出出力に基づいて、前記一対のスイッチング手段オン時の共振電流が相互にほぼ等しくなるようにオン時間を補正して前記一対のスイッチング手段を駆動することを特徴とするDC-DCコンバータ。

- [2] 前記共振電流検出手段を前記トランスの1次側に設けたことを特徴とする請求項1に記載のDC-DCコンバータ。

- [3] 低圧側端子と、高圧側端子と、低圧側巻線および高圧側巻線を有し電圧変換比を決定するトランスと、前記低圧側端子と前記低圧側巻線との間に挿入された低圧側の一対のスイッチング手段と、前記高圧側端子と前記高圧側巻線との間に挿入された高圧側の一対のスイッチング手段と、前記低圧側の一対のスイッチング手段の各スイッチング素子に並列接続された低圧側整流素子と、前記高圧側の一対のスイッチング手段の各スイッチング素子に並列接続された高圧側整流素子と、前記低圧側の一対のスイッチング手段のスイッチング素子および前記高圧側の一対のスイッチング手段のスイッチング素子をオン・オフ駆動する駆動手段とを備えた双方向のDC-DCコンバータにおいて、

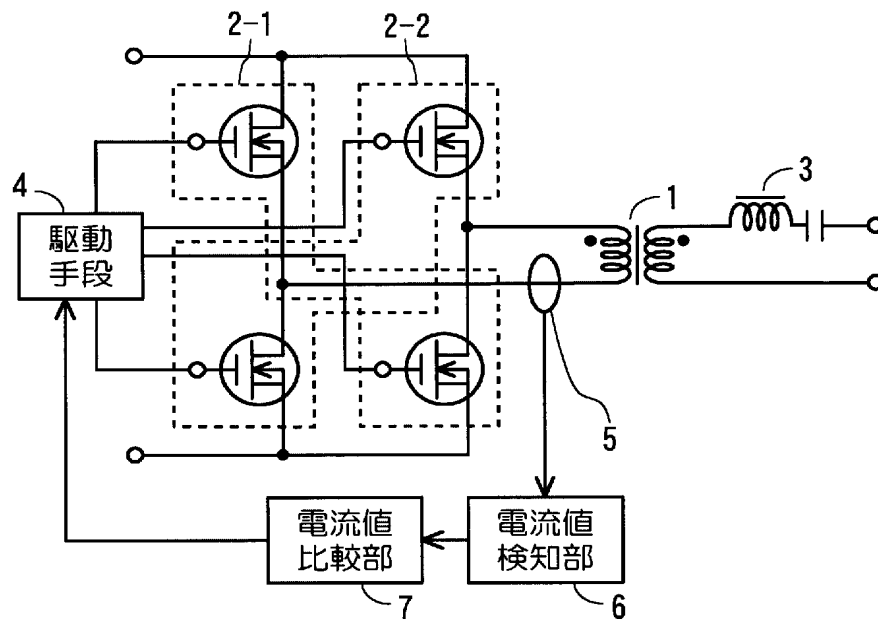
前記高圧側巻線と前記高圧側の一対のスイッチング手段との間もしくは前記低圧側巻線と前記低圧側の一対のスイッチング手段との間にLC共振回路を設けると共に、

前記LC共振回路の作動による共振電流を検出する共振電流検出手段と、前記共振電流検出手段の検出出力を前記駆動手段へフィードバックする手段とを設け、

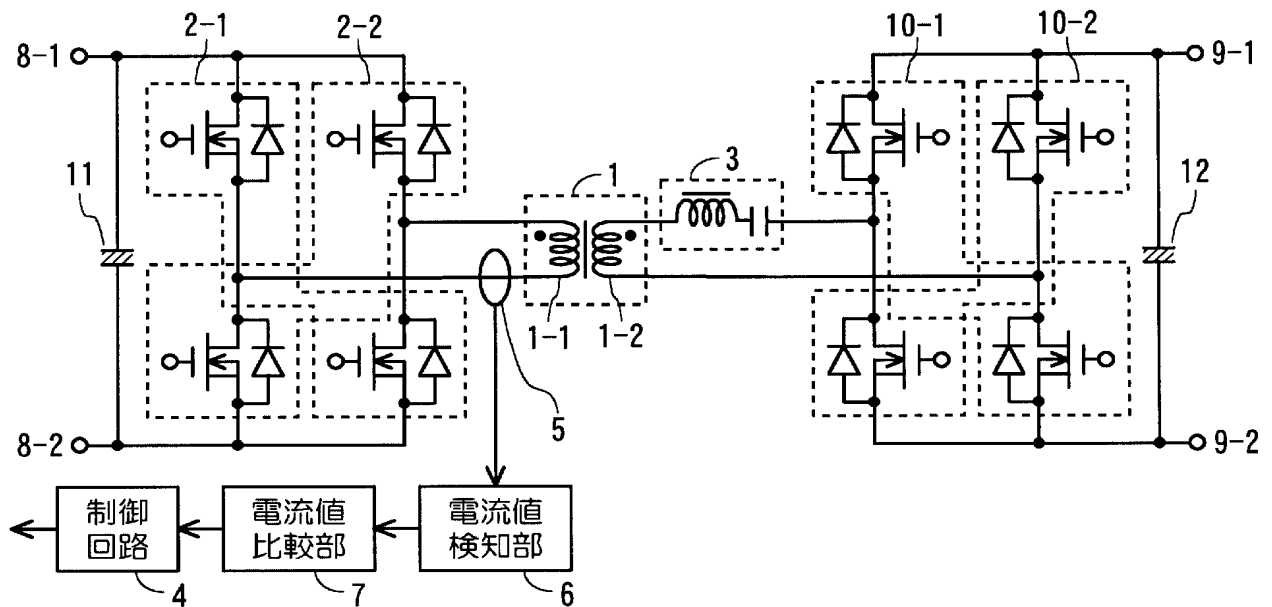
前記駆動手段は、前記共振電流検出手段の検出出力に基づいて、前記低圧側の一対のスイッチング手段あるいは前記高圧側の一対のスイッチング手段オン時の共振電流の値が相互にほぼ等しくなるようにオン時間を補正して前記低圧側の一対のスイッチング手段あるいは前記高圧側の一対のスイッチング手段を駆動することを特徴とするDC-DCコンバータ。

- [4] 前記LC共振回路を前記高圧側巻線と前記高圧側の一対のスイッチング手段との間に設けたことを特徴とする請求項3に記載のDC-DCコンバータ。
- [5] 前記低圧側の一対のスイッチング手段および前記高圧側の一対のスイッチング手段はいずれも、4つのスイッチング素子をブリッジ接続して構成されることを特徴とする請求項3に記載のDC-DCコンバータ。

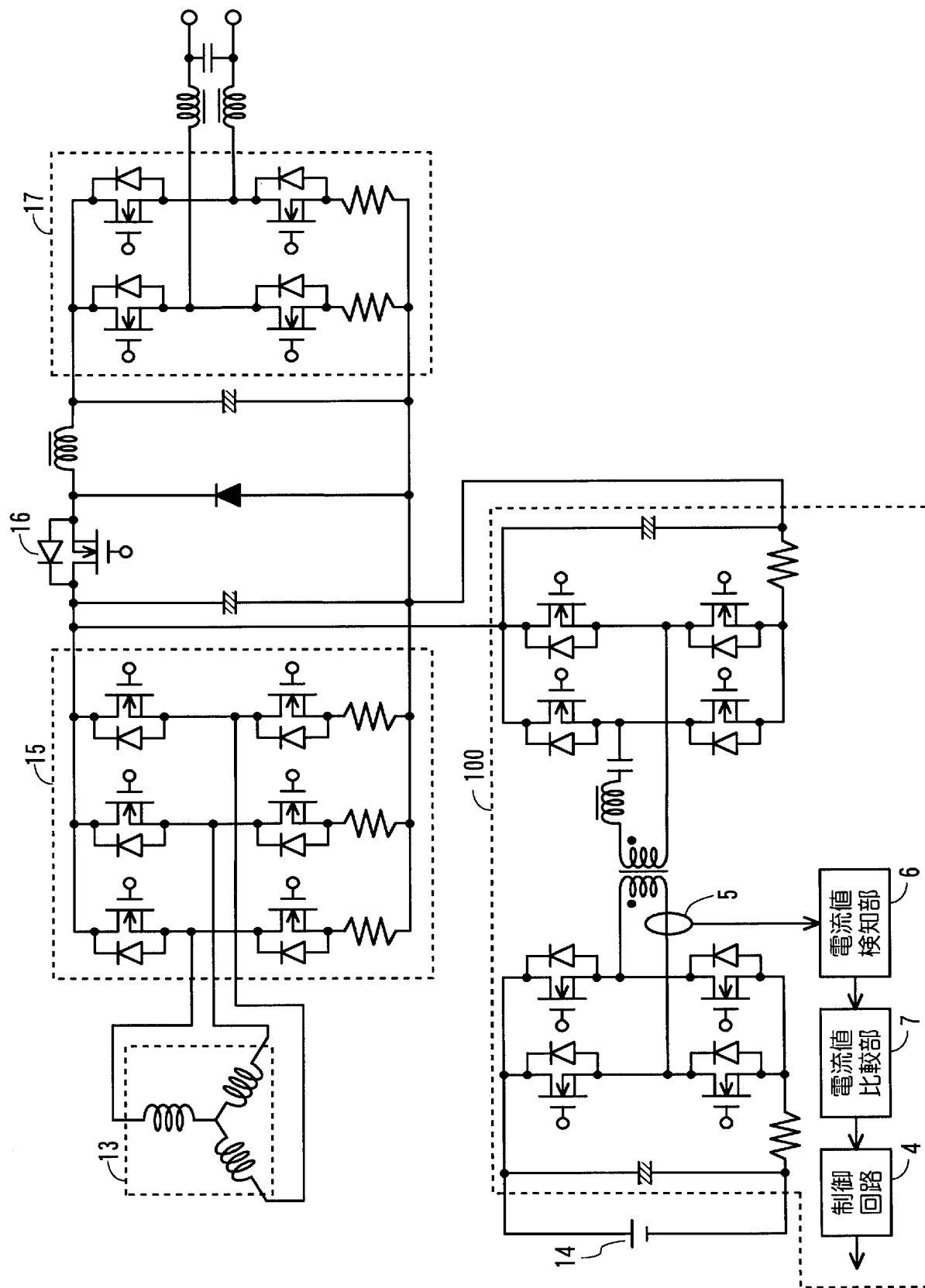
[図1]



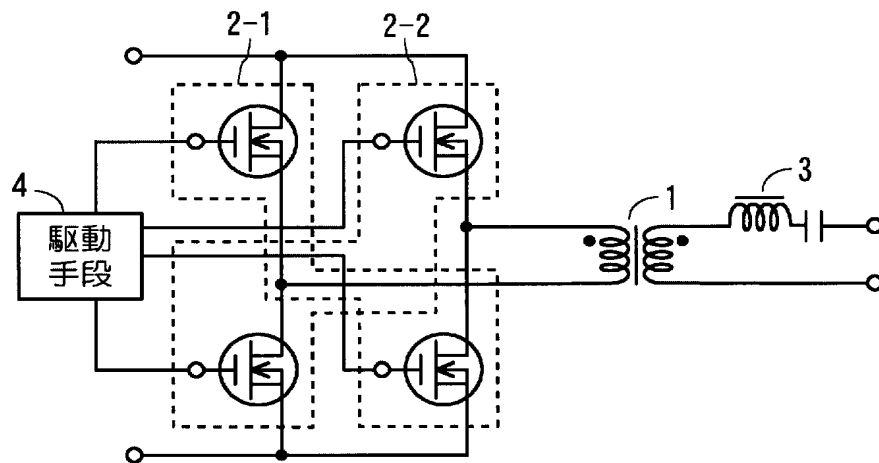
[図2]



[図3]

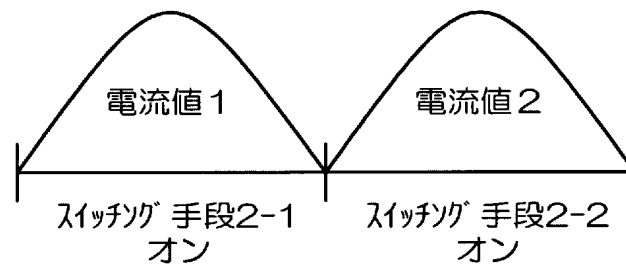


[図4]

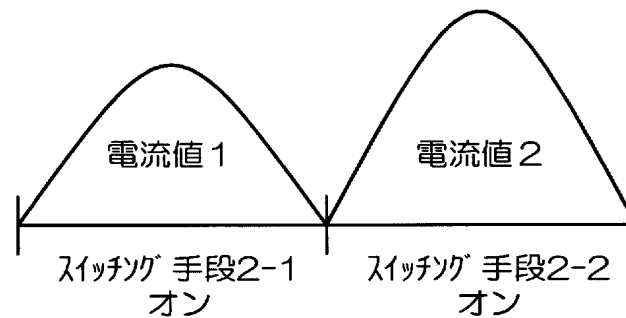


[図5]

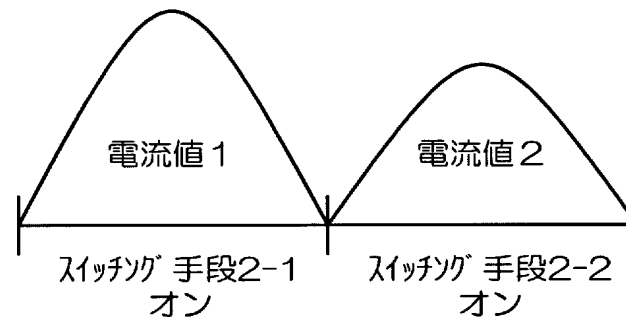
(a) 電流値1 = 電流値2の時



(b) 電流値1 < 電流値2の時



(c) 電流値1 > 電流値2の時



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/017371

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H02M3/28

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ H02M3/28

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2005
Kokai Jitsuyo Shinan Koho 1971-2005 Jitsuyo Shinan Toroku Koho 1996-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-103685 A (General Motors Corp.), 13 April, 2001 (13.04.01), & US 6160374 A & EP 1075070 A3	1-5
Y	JP 2000-253657 A (Matsushita Electric Industrial Co., Ltd.), 14 September, 2000 (14.09.00), (Family: none)	1-5
A	JP 7-39152 A (Victor Company Of Japan, Ltd.), 07 February, 1995 (07.02.95), (Family: none)	1-5
A	JP 11-4506 A (Equos Research Co., Ltd.), 06 January, 1999 (06.01.99), (Family: none)	1-5

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search
16 February, 2005 (16.02.05)

Date of mailing of the international search report
01 March, 2005 (01.03.05)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H02M 3/28

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H02M 3/28

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2005年
 日本国登録実用新案公報 1994-2005年
 日本国実用新案登録公報 1996-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 2001-103685 A (ゼネラル・モーターズ・コーポレーション) 13. 04. 2001 & US 6160374 A & EP 1075070 A3	1-5
Y	J P 2000-253657 A (松下電器産業株式会社) 14. 09. 2000 (ファミリーなし)	1-5
A	J P 7-39152 A (日本ビクター株式会社) 07. 02. 1995 (ファミリーなし)	1-5
A	J P 11-4506 A (株式会社エクフォス・リサーチ) 06. 01. 1999 (ファミリーなし)	1-5

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を完了した日

16. 02. 2005

国際調査報告の発送 01. 3. 2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
 郵便番号 100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

川端 修

3 V

8718

電話番号 03-3581-1101 内線 3356